

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-039450

(43)Date of publication of application : 12.02.1999

(51)Int.Cl.

G06K 19/07

G06F 3/08

G06K 17/00

(21)Application number : 09-198305

(71)Applicant : MITSUBISHI ELECTRIC CORP
MITSUBISHI DENKI SYST LSI DESIGN KK

(22)Date of filing : 24.07.1997

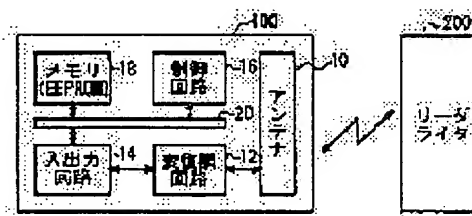
(72)Inventor : FUJIOKA SOZO

(54) IC CARD

(57)Abstract:

PROBLEM TO BE SOLVED: To attain high-speed access by writing status information in an area where data are written, and reading status information out of all the pages in the storage area and sending them out to a data reader writer once a specific command is received as data from the data reader writer.

SOLUTION: When a write command as a request to write data is received from the reader writer 200, a control circuit 16 writes data of one page which are sent together in a memory 18. The page address at this time is specified with the write command. When a read command as a request to read data is received, on the other hand, data of one desired page are read out of the memory 18. The page address at this time is specified with this read command. The control circuit 16 transfers the read data as parallel data to an input/output circuit 14 through a bus 20 and the data are converted into serial data, which are modulated by a modem circuit 12 into a carrier to generate a signal, so that the signal is sent from an antenna 10.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-39450

(43) 公開日 平成11年(1999) 2月12日

(51) Int.Cl.⁸

識別記号

F I

G 0 6 K 19/07

G 0 6 K 19/00

N

G 0 6 F 3/08

G 0 6 F 3/08

C

G 0 6 K 17/00

G 0 6 K 17/00

D

審査請求 未請求 請求項の数 8 O L (全 15 頁)

(21) 出願番号 特願平9-198305

(22) 出願日 平成9年(1997) 7月24日

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(71) 出願人 391024515

三菱電機システムエル・エス・アイ・デザイン株式会社

兵庫県伊丹市中央3丁目1番17号

(72) 発明者 藤岡 宗三

兵庫県伊丹市中央3丁目1番17号 三菱電機セミコンダクタソフトウェア株式会社内

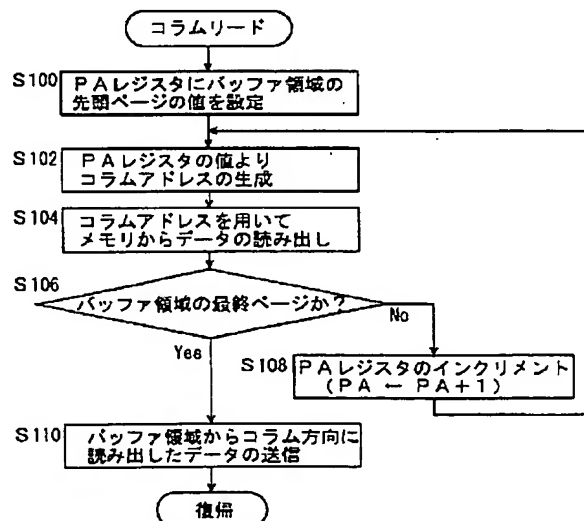
(74) 代理人 弁理士 青山 葆 (外2名)

(54) 【発明の名称】 ICカード

(57) 【要約】

【課題】 ICカードにおいて高速にアクセスできるリングバッファを実現する。

【解決手段】 下記のコラムリードコマンドを用意する。リーダライタからコラムリードコマンドが発行されると、コマンドで指定される読出対象バッファ領域の先頭ページをICカード内のPAレジスタに設定する。次に、PAレジスタの示すページの所定位置の例えば1バイトデータをICカード内のメモリ(EEPROM)から読み出すためのアドレスを生成し、それを用いてデータを読み出す。PAレジスタの値をインクリメントしつつこのような読み出し動作を繰り返し、前記バッファ領域の最後のページまで読み出すと、読み出した全データをリーダライタに対し送信する。リーダライタは、このコラムリードコマンドによりリングバッファの全ページのステータス情報を1度に読み出して最新書込ページを検出し、それに基づきリングバッファに対する読出/書込を行う。



【特許請求の範囲】

【請求項 1】 データ読出／書込装置からコマンドを受け取り、受け取ったコマンドに基づき前記データ読出／書込装置との間でデータの授受を行う IC カードにおいて、

前記データ読出／書込装置からコマンドを含むデータを受け取る受信手段と、

前記データ読出／書込装置へデータを送り出す送信手段と、

前記データ読出／書込装置から受け取ったデータを格納するためのデータ領域と該データ領域への書き込みを示すステータス情報を格納するためのステータス領域とを含むページを複数集めて構成される記憶領域であってリングバッファとして使用される記憶領域を有する記憶手段と、

前記データ読出／書込装置から受け取ったデータを前記データ領域に書き込んだときに、該データを書き込んだ前記データ領域を含むページのステータス領域に該書込を示すステータス情報を書き込む書込制御手段と、

前記データ読出／書込装置からのデータとして受信手段により所定のコマンドを受け取ると、前記記憶領域内の全てのページにつき、ステータス領域に格納されたステータス情報を順次読み出し、読み出したステータス情報を送信手段によりデータ読出／書込装置へ送出する読出制御手段と、を備えることを特徴とする IC カード。

【請求項 2】 データ読出／書込装置からコマンドを受け取り、受け取ったコマンドに基づき前記データ読出／書込装置との間でデータの授受を行う IC カードにおいて、

前記データ読出／書込装置からコマンドを含むデータを受け取る受信手段と、

前記データ読出／書込装置へデータを送り出す送信手段と、

前記データ読出／書込装置から受け取ったデータを格納するためのデータ領域と該データ領域への書き込みを示すステータス情報を格納するためのステータス領域とを含むページを複数集めて構成される記憶領域であってリングバッファとして使用される記憶領域を有する記憶手段と、

前記記憶領域を構成する全てのページのステータス情報を同一の値に予め初期化しておき、前記データ読出／書込装置から受け取ったデータを前記データ領域に書き込んだときに、該データを書き込んだ前記データ領域を含むページのステータス情報を構成するビットの値を反転させる書込制御手段と、

前記記憶領域内の各ページのステータス情報を順次読み出し、読み出したステータス情報の値が直前に読み出したステータス情報の値と異なる場合に、該直前に読み出したステータス情報が格納されていたページをデータ領域に最新に書き込みが行われた最新書込ページとし、読

み出したステータス情報の値が前記記憶領域内の全ページにわたって同一の場合に、最後に読み出したステータス情報が格納されていたページを最新書込ページとして、該最新書込ページに基づき、リングバッファとして使用される前記記憶領域に対するデータの読み出しおよび書き込みを制御するリングバッファ制御手段と、を備えることを特徴とする IC カード。

【請求項 3】 請求項 2 に記載の IC カードにおいて、前記ステータス情報は 1 ビットから成ることを特徴とする IC カード。

【請求項 4】 請求項 2 に記載の IC カードにおいて、前記ステータス情報は奇数個のビットから成り、前記書込制御手段は、前記ステータス情報を構成する前記奇数個のビットの値が全て同一となるように初期化し、

前記リングバッファ制御手段は、読み出したステータス情報に対する多数決演算により値の異なるビットを含まないステータス情報を生成し、読み出したステータス情報に代えて該多数決演算によって生成したステータス情報を用いることにより、最新書込ページを検出する、ことを特徴とする IC カード。

【請求項 5】 データ読出／書込装置からコマンドを受け取り、受け取ったコマンドに基づき前記データ読出／書込装置との間でデータの授受を行う IC カードにおいて、

前記データ読出／書込装置からコマンドを含むデータを受け取る受信手段と、

前記データ読出／書込装置へデータを送り出す送信手段と、

前記データ読出／書込装置から受け取ったデータを格納するための領域を含むページを複数集めて構成される記憶領域であってリングバッファとして使用される記憶領域を有する記憶手段と、

前記記憶領域をリングバッファとして使用するための読み出し位置または書き込み位置を示すページの値を、当該 IC カードに電源供給が開始された後、前記データ読出／書込装置からコマンドを受け取る前に検出するリングバッファ制御手段と、を備えることを特徴とする IC カード。

【請求項 6】 請求項 2 ないし請求項 4 のいずれかに記載の IC カードにおいて、

前記リングバッファ制御手段は、当該 IC カードに電源供給が開始された後、前記データ読出／書込装置からコマンドを受け取る前に、前記最新書込ページを検出することを特徴とする IC カード。

【請求項 7】 請求項 2 に記載の IC カードにおいて、前記記憶領域内の各ページのステータス領域のサイズが整数バイトであり、該ステータス領域内にステータス情報の格納に使用される領域以外の領域として書込確認用データ領域を設け、

前記書込制御手段は、前記データ読出／書込装置から受け取ったデータを前記データ領域に書き込んだときに、該データを書き込んだ前記データ領域を含むページのステータス情報を構成するビットの値を反転させるとともに、該ページのステータス領域内の書込確認用データ領域に、該データが前記データ領域に正しく書き込まれたか否かを確認するためのデータを書き込む、ことを特徴とする IC カード。

【請求項 8】 請求項 7 に記載の IC カードにおいて、前記リングバッファ制御手段は、

i) 前記記憶領域内の各ページのステータス情報の読み出しにより最新書込ページが検出されたときに、該最新書込ページの書込確認用データを読み出して、該書込確認用データにより該最新書込ページのデータ領域に正しくデータが書き込まれていたか否かを判定する判定手段と、

ii) 該最新書込ページのデータ領域に正しくデータが書き込まれていないと判定された場合に、該最新書込ページの直前のページを改めて最新書込ページとする最新書込ページ変更手段と、を含むことを特徴とする IC カード。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、データ読出／書込装置との間でデータの授受を行う IC カードに関する。

【0002】

【従来の技術】 IC カードは、データ読出／書込装置との間でデータの授受を行うものであり、例えば各種の取引に利用することができる。この場合、取引等の履歴情報を IC カードに記憶させることが多い。このような履歴情報を IC カードに記憶させていく過程において、履歴情報を格納する領域として IC カードのメモリ内に用意された記憶領域が満杯になると、その記憶領域内の最古のデータを消去し、その消去した領域に最新のデータを書き込むことになる。したがって、IC カードに取引等の履歴情報を記憶させる場合には、IC カードにおいてリングバッファを実現する必要がある。

【0003】 IC カードでは、データを記憶するためのメモリとして、通常、EEPROM(Electrically Erasable Programmable Read Only Memory) (電気的消去書込可能型 ROM) が使用されている。EEPROMは、書き込みに時間を要し、ページと呼ばれる所定サイズ

(例えば 16 バイト) を単位として書き込みが行われる場合が多い。一方、IC カードの応用面から見たデータの単位はファイルと呼ばれ、通常、ファイルのサイズはページのサイズと等しくなるように設定される場合が多い。このような IC カードにおいてリングバッファを実現して取引の履歴情報を記憶させる場合、図 15 (a) に示すように、IC カードのメモリにおいてリングバッファ領域として用意された複数ページから成る所定領域

に対し、最初のページ 1 から順に、履歴情報 1、履歴情報 2、…、履歴情報 n というように書き込みが行われていく。そして、最後のページ n まで書き込みが行われた後に更に書き込み要求が生じると、最古の履歴情報 1 が書き込まれている最初のページ 1 に最新の履歴情報 n + 1 が上書きされる (図 15 (b) (c) 参照)。

【0004】 リングバッファの実現に際しては、通常、リングバッファにおける読み出すべき位置を指すリードポインタと、書き込むべき位置を指すライトポインタとが用意されるが、IC カードにおいて取引等の履歴情報の記憶させる場合、リードポインタは最新に書き込まれたページを指すようになっている。したがって、ライトポインタは常にリードポインタの次のページを指すことになる。その結果、リングバッファに対する読み出しおよび書き込みのいずれにおいても、実質的には、最新に履歴情報を書き込んだページ (最新書込ページ) を指すポインタ (以下「最新書込ポインタ」という) さえ獲得できればよいことになる。

【0005】 上記のように、所定領域をリングバッファとして使用するメモリを内蔵した IC カードに対しデータ読出／書込装置 (以下「リーダライタ」という) が履歴情報の読み出し又は書き込みを行う際には、IC カードに電源供給が開始された後にリングバッファにおける最新書込ポインタの値を得る必要がある。これに対し、リングバッファが実現された従来の IC カードでは、リングバッファを構成する各ページの内容を調べて最新書込ページを探すか (以下、この方法を採用した IC カードを「従来例 1」という)、または、最新書込ポインタを格納する領域を IC カードのメモリ (EEPROM等の不揮発性メモリ) 内に別途設けていた (以下、この方法を採用した IC カードを「従来例 2」という)。なお、IC カードには、CPU (Central Processing Unit) (中央処理装置) 等を内蔵し情報処理機能を有するものと、読み出し／書き込み機能のみを有するものとがあり、情報処理機能を有する IC カードの場合は、外部のリーダ／ライタから履歴情報の読み出し又は書き込みを行う際に、IC カード内部で、リングバッファを構成する各ページの内容を調べて最新書込ページを探すか、または、最新書込ポインタの格納用領域 (以下「ポインタ領域」という) に格納されている値を読み出すことにより、最新書込ポインタの値を得ていた。一方、読み出し／書き込み機能のみを有する IC カードの場合は、外部のリーダ／ライタが、IC カードからリングバッファの領域のデータを読み出して最新書込ページを探し出すことにより、または IC カードにおけるポインタ領域から最新書込ポインタを読み出すことにより、最新書込ポインタの値を得ていた。

【0006】

【発明が解決しようとする課題】従来の IC カードは、データをページ単位 (例えば横 1 列 16 バイト) でしか

読み出し又は書き込みができなくなっており、最新書込ポインタのための領域をメモリ内に設けない場合は、最新書込ページを探し出すために、リングバッファに割り当てた記憶領域のデータをページ単位で全て読み出さなければならなかった。その結果、リングバッファへのアクセスに多くの時間を要していた。

【0007】一方、ポインタ領域をメモリ内に設ける場合には、履歴情報を書き込む毎に、最新書込ポインタの更新のためにポインタ領域に対し書き込みを行わなければならない、このポインタ領域は不揮発性メモリ（通常、EEPROM）内に設けられるため、その書き込みには時間を要する。その結果、履歴情報の書き込み処理に長時間を要していた。また、EEPROM等にポインタ領域を設けた場合は、ポインタ領域の書き換えの回数が多いことによるEEPROMの劣化も問題となる。そこで本発明では、ポインタ領域を不揮発性メモリ内に設けることなく、高速にアクセスが可能なリングバッファを実現したICカードを提供することを目的とする。

【0008】

【課題を解決するための手段】上記課題を解決するために成された本発明に係る第1のICカードは、データ読出／書込装置からコマンドを受け取り、受け取ったコマンドに基づき前記データ読出／書込装置との間でデータの授受を行うICカードにおいて、前記データ読出／書込装置からコマンドを含むデータを受け取る受信手段と、前記データ読出／書込装置へデータを送り出す送信手段と、前記データ読出／書込装置から受け取ったデータを格納するためのデータ領域と該データ領域への書き込みを示すステータス情報を格納するためのステータス領域とを含むページを複数集めて構成される記憶領域であってリングバッファとして使用される記憶領域を有する記憶手段と、前記データ読出／書込装置から受け取ったデータを前記データ領域に書き込んだときに、該データを書き込んだ前記データ領域を含むページのステータス領域に該書込を示すステータス情報を書き込む書込制御手段と、前記データ読出／書込装置からのデータとして受信手段により所定のコマンドを受け取ると、前記記憶領域内の全てのページにつき、ステータス領域に格納されたステータス情報を順次読み出し、読み出したステータス情報を送信手段によりデータ読出／書込装置へ送出する読出制御手段と、を備えたことを特徴としている。

【0009】本発明に係る第2のICカードは、データ読出／書込装置からコマンドを受け取り、受け取ったコマンドに基づき前記データ読出／書込装置との間でデータの授受を行うICカードにおいて、前記データ読出／書込装置からコマンドを含むデータを受け取る受信手段と、前記データ読出／書込装置へデータを送り出す送信手段と、前記データ読出／書込装置から受け取ったデータを格納するためのデータ領域と該データ領域への書き

込みを示すステータス情報を格納するためのステータス領域とを含むページを複数集めて構成される記憶領域であってリングバッファとして使用される記憶領域を有する記憶手段と、前記記憶領域を構成する全てのページのステータス情報を同一の値に予め初期化しておき、前記データ読出／書込装置から受け取ったデータを前記データ領域に書き込んだときに、該データを書き込んだ前記データ領域を含むページのステータス情報を構成するビットの値を反転させる書込制御手段と、前記記憶領域内の各ページのステータス情報を順次読み出し、読み出したステータス情報の値が直前に読み出したステータス情報の値と異なる場合に、該直前に読み出したステータス情報が格納されていたページをデータ領域に最新に書き込みが行われた最新書込ページとし、読み出したステータス情報の値が前記記憶領域内の全ページにわたって同一の場合に、最後に読み出したステータス情報が格納されていたページを最新書込ページとして、該最新書込ページに基づき、リングバッファとして使用される前記記憶領域に対するデータの読み出しおよび書き込みを制御するリングバッファ制御手段と、を備えることを特徴としている。

【0010】本発明に係る第3のICカードは、上記第2のICカードにおいて、前記ステータス情報は1ビットから成ることを特徴としている。

【0011】本発明に係る第4のICカードは、上記第2のICカードにおいて、前記ステータス情報は奇数個のビットから成り、前記書込制御手段は、前記ステータス情報を構成する前記奇数個のビットの値が全て同一となるように初期化し、前記リングバッファ制御手段は、読み出したステータス情報に対する多数決演算により値の異なるビットを含まないステータス情報を生成し、読み出したステータス情報に代えて該多数決演算によって生成したステータス情報を用いることにより、最新書込ページを検出する、ことを特徴としている。

【0012】本発明に係る第5のICカードは、データ読出／書込装置からコマンドを受け取り、受け取ったコマンドに基づき前記データ読出／書込装置との間でデータの授受を行うICカードにおいて、前記データ読出／書込装置からコマンドを含むデータを受け取る受信手段と、前記データ読出／書込装置へデータを送り出す送信手段と、前記データ読出／書込装置から受け取ったデータを格納するための領域を含むページを複数集めて構成される記憶領域であってリングバッファとして使用される記憶領域を有する記憶手段と、前記記憶領域をリングバッファとして使用するための読み出し位置または書き込み位置を示すページの値を、当該ICカードに電源供給が開始された後、前記データ読出／書込装置からコマンドを受け取る前に検出するリングバッファ制御手段と、を備えることを特徴としている。

【0013】本発明に係る第6のICカードは、上記第

2ないし第4のICカードのいずれかのICカードにおいて、前記リングバッファ制御手段は、当該ICカードに電源供給が開始された後、前記データ読出／書込装置からコマンドを受け取る前に、前記最新書込ページを検出することを特徴としている。

【0014】本発明に係る第7のICカードは、上記第2のICカードにおいて、前記記憶領域内の各ページのステータス領域のサイズが整数バイトであり、該ステータス領域内にステータス情報の格納に使用される領域以外の領域として書込確認用データ領域を設け、前記書込制御手段は、前記データ読出／書込装置から受け取ったデータを前記データ領域に書き込んだときに、該データを書き込んだ前記データ領域を含むページのステータス情報を構成するビットの値を反転させるとともに、該ページのステータス領域内の書込確認用データ領域に、該データが前記データ領域に正しく書き込まれたか否かを確認するためのデータを書き込む、ことを特徴としている。

【0015】本発明に係る第8のICカードは、上記第7のICカードにおいて、前記リングバッファ制御手段は、

i) 前記記憶領域内の各ページのステータス情報の読み出しにより最新書込ページが検出されたときに、該最新書込ページの書込確認用データを読み出して、該書込確認用データにより該最新書込ページのデータ領域に正しくデータが書き込まれていたか否かを判定する判定手段と、

ii) 該最新書込ページのデータ領域に正しくデータが書き込まれていないと判定された場合に、該最新書込ページの直前のページを改めて最新書込ページとする最新書込ページ変更手段と、を含むことを特徴としている。

【0016】

【発明の実施の形態】以下、添付の図面を参照しつつ本発明の実施の形態について説明する。

実施の形態1.

<1.1 ハードウェア構成>図1は、本発明の実施の形態1であるICカードの概略構成を示すブロック図である。このICカード100は、電波によりリーダライタ200との間でデータの授受を行う非接触型のICカードであって、アンテナ10と、変復調回路12と、入出力回路14と、制御回路16と、メモリ18とを備え、入出力回路14と制御回路16とメモリ18とはバス20で接続されている。その他、ICカード100は、上記各部に電源を供給するための電源回路（図示せず）を備えている。

【0017】上記構成のICカード100において、アンテナ10、変復調回路12および入出力回路14は、リーダライタ200からコマンドを含むデータを受け取るための受信手段として機能するとともに、ICカード100からリーダライタ200へデータを渡すための送

信手段として機能する。メモリ18は、EEPROMにより構成された不揮発性の記憶手段であり、リーダライタ200から受け取ったデータ等を格納する。制御回路16は、CPUと所定のプログラム等を格納するメモリとを用いて構成されており、CPUがプログラムを実行することにより、入出力回路14およびメモリ18等の動作を制御する。

【0018】上記ICカード100とデータの授受を行うリーダライタ200は、常時、電波を発信しており、ICカード100は、このリーダライタ200からの電波を受信できる所定範囲内で動作することができる（この所定範囲は「動作エリア」と呼ばれる）。

【0019】ICカード100は、動作エリア内に入ると、リーダライタ200からの電波をアンテナ10により受信して電気信号に変換し、その電気信号を変復調回路12および電源回路（図示せず）に供給する。電源回路は、その電気信号を整流して各部に供給することにより電源供給を行う。なお、リーダライタ200は、ICカード100にデータを送信しない場合は、無変調の電波を発信しており、データを送信する場合は、そのデータを搬送波に変調させて含ませた電波を発信する。

【0020】<1.2 動作の概略>リーダライタ200からICカード100にデータが送信された場合、変復調回路12は、アンテナ10から供給される電気信号を復調してデータを抽出し、これをシリアルデータとして入出力回路14へ入力する。入出力回路14は、変復調回路12から入力されたシリアルデータをパラレルデータに変換してバス20に出力する。制御回路16は、リーダライタ200から受け取ったデータに含まれるコマンドに従って動作し、入出力回路14やメモリ18を制御する。

【0021】このような動作により、ICカード100は、リーダライタ200からデータを受け取ってメモリ18に格納し、また、メモリ18に格納されているデータをリーダライタ200に送る。前述のようにメモリ18は、EEPROMにより構成されており、書き込みはページ単位で行われ、本実施の形態では、1ページは16バイトである。これに合わせて、リーダライタ200からICカード100内のメモリ18に対するデータの読み出しおよび書き込みは、ページ単位となっている。

【0022】すなわち、リーダライタ200からデータ書き込みを要求するコマンド（以下「ライトコマンド」という）を受け取った場合は、制御回路16が、そのライトコマンドに従い、そのライトコマンドとともに送られてくる1ページ分のデータ（16バイトデータ）をメモリ18に書き込む。このときのメモリ18への書き込み位置を示すページアドレスは、そのライトコマンドで指定される。

【0023】一方、リーダライタ200からデータ読み出しを要求するコマンド（以下「リードコマンド」とい

う)を受け取った場合は、制御回路16が、そのリードコマンドに従い、メモリ18から所望の1ページ分のデータを読み出す。このときのメモリ18からの読み出し位置を示すページアドレスは、そのリードコマンドで指定される。制御回路16は、読み出したデータをバス20を介して入出力回路14にパラレルデータとして転送し、入出力回路14は、このパラレルデータをシリアルデータに変換する。変復調回路12は、そのシリアルデータを搬送波に変調させて含ませた信号を生成し、アンテナ10は、その信号を電波にして送信する。

【0024】<1.3 リングバッファの実現>上記のようなICカード100を各種の取引に利用し、取引等の履歴情報をICカード100に記憶させるためには、既述のように、リングバッファを実現する必要がある(図15参照)。このために本実施の形態では、メモリ18内において連続する複数ページから成る記憶領域をバッファ領域として確保し、このバッファ領域を、リーダライタ200との間でページ単位で読み出しおよび書き込みを行うデータを格納するための領域とする。バッファ領域内の各ページは、図2に示すように、履歴情報を格納するためのデータ領域a2と、データ領域a2への履歴情報の書き込みを示すステータス情報を格納するステータス領域a1とから成る。そして、最新に書き込みが行われたページ(最新書込ページ)の値であるページアドレスをリードポインタとし、最新書込ページの次のページをライトポインタとして(ただし、最新書込ページがバッファ領域の最後のページであった場合、バッファ領域の先頭のページアドレスをライトポインタとする)、バッファ領域に対する書き込みおよび読み出しを行う。これにより、バッファ領域がリングバッファとして使用されることになる。

【0025】具体的には、リーダライタ200が、リードコマンドにおける読み出しページアドレスとしてリードポインタを指定し、ライトコマンドにおける書き込みページアドレスとしてライトポインタを指定することにより、バッファ領域がリングバッファとして使用される。しかし、このためには、リーダライタ200は、リードコマンドまたはライトコマンドを発行する前に、バッファ領域における最新書込ページを検出し、これに基づきリードポインタとライトポインタを得る必要がある。そこで本実施の形態では、バッファ領域における各ページへの書き込みを示すステータス情報を1度で読み出すために、コラムリードコマンドが用意されている。ここにいうコラムリードコマンドとは、そのコマンドで指定される所定範囲の記憶領域における各ページの所定位置のデータ(例えば1バイト目の値)を1回のコマンド発行でICカード100から読み出すことを要求するコマンドである。すなわち、従来のリードコマンドは「横方向」に16バイト(1ページ分)ずつしかデータを

ドによれば、連続する複数ページにおける所定位置(例えば各ページの1バイト目)のデータを「縦方向(コラム方向)」に読み出せることになる。

【0026】<1.4 コマンド実行処理>上記のように、ライトコマンドおよびリードコマンドに加えてコラムリードコマンドが用意された本実施形態のICカード100の動作を、図3に示すフローチャートを参照しつつ説明する。なお本実施形態では、コラムリードコマンドではコラムリードの対象となるバッファ領域がページ値によって指定されると共に、そのバッファ領域内の各ページにおけるリード対象の位置(例えば各ページの1バイト目)が指定されているものとする。また、ライトコマンドでは書き込み対象のページの値(例えばライトポインタ)が、リードコマンドでは読み出し対象のページの値(例えばリードポインタ)が、それぞれ指定されるものとする。

【0027】ICカード100が動作エリアに入ってリーダライタ200からの電波を受信し、ICカード100の各部に対する電源供給が開始されると、まず、初期設定が行われ(ステップS10)、これによりICカード100は、リーダライタ200からのコマンドを受け付けることができる状態となる。初期設定後は、リーダライタ200からコマンドが送られてくるのを待機する状態となり(ステップS12)、リーダライタ200からコマンドが発行され、それが電波として発信されると、ICカード100は、これをアンテナ10で受信し、変復調回路12および入出力回路14を介して制御回路16へ転送する。制御回路16は、そのコマンドを解釈し(ステップS14)、そのコマンドの種類に応じて、コラムリードコマンドの実行処理(ステップS16)、ライトコマンドの実行処理(S18)、リードコマンドの実行処理(ステップS20)のいずれかを行う。

【0028】<1.4.1 コラムリードコマンド>図4は、コラムリードコマンドの実行処理(図3のステップS16)の手順を示すフローチャートである。制御回路16は、コラムリードコマンドを認識すると、まず、そのコラムリードコマンドで指定されたバッファ領域の先頭ページの値を制御回路16に設けられた所定レジスタ(以下「PAレジスタ」という)に設定し(ステップS100)、このPAレジスタの値を用いて、バッファ領域の先頭ページのうちコラムリードコマンドで指定されるリード対象位置にアクセスするためのアドレス(以下「コラムアドレス」という)を生成する(ステップS102)。例えばステータス領域a1が各ページの1バイト目であって各ページのステータス情報を読み出したい場合には、PAレジスタで示されるページの1バイト目のアドレスをコラムアドレスとして生成する。コラムアドレスが生成されると、これを用いて、先頭ページのリード対象位置のデータ(以下「コラムリードデータ」と

10

20

30

40

50

いう)をメモリ18から読み出し、読み出したコラムリードデータを制御回路16内で一時的に蓄える(ステップS104)。次に、PAレジスタの値がコラムリードコマンドで指定されたバッファ領域の最後のページ値か否か、すなわち、そのバッファ領域の最後のページのコラムリードデータまで読み出したか否かを判定する(ステップS106)。PAレジスタの値が上記バッファ領域の最後のページ値でない場合は、PAレジスタの値を1だけインクリメントした後(ステップS108)、ステップS102へ戻る。

【0029】以降、同様にして、ステップS102→S104→S106→S108を繰り返し実行することにより、コラムリードコマンドで指定されたバッファ領域の各ページのコラムリードデータを順次読み出して制御回路16内に蓄えていく。この間に、ステップS106でPAレジスタの値が前記バッファ領域の最後のページ値であると判定されると、すなわち、最後のページのコラムリードデータまで読み出したと判定されると、ステップS110へ進む。この時点では、制御回路16内に、前記バッファ領域の全てのページのコラムリードデータ、すなわち前記バッファ領域をコラム方向に読み出したデータが蓄えられており、ステップS22では、これらのデータをコラムリードコマンドに対するレスポンスとしてリーダライタ200に送出するために入出力回路14へ転送し、これにより、コラムリードコマンドに対する制御回路16の処理が終了する。コラムリードコマンドで例えばリングバッファとして使用するバッファ領域全体を指定し、リード対象位置としてステータス領域a1の位置(例えば1バイト目)を指定すると、上記処理により、リングバッファを構成する各ページのステータス情報が得られることになる。

【0030】入出力回路14に転送されたレスポンスは、変復調回路12およびアンテナ10を介して電波としてリーダライタ200に向けて送出される。

【0031】<1.4.2 ライトコマンド>図5は、リングバッファに履歴情報を書き込むためのライトコマンドの実行処理(図3のステップS18)の手順を示すフローチャートである。この場合、ライトコマンドでは、書込対象のページとしてリングバッファに対するライトポインタが指定され、履歴情報が書込データとしてライトコマンドと共にリーダライタ200から送られてくる。制御回路16は、ライトコマンドを認識すると、まず、そのライトコマンドで指定されたページ値であるライトポインタを制御回路16に設けられたPAレジスタに設定し(ステップS120)、このPAレジスタの値を用いて、メモリ18に書き込むためのアドレスを生成する(ステップS122)。そしてこのアドレスを用いて、ライトコマンドとともにリーダライタ200から送られた履歴情報をメモリ18におけるリングバッファに書き込む(ステップS124)。このとき書き込みによ

り、PAレジスタで指定されるページすなわちライトポインタの指すページにおけるステータス情報の更新も行われる。その後、このライトコマンドに対するレスポンスをリーダライタ200に向けて送信する(ステップS126)。これにより、ライトコマンドの実行が終了する。

【0032】<1.4.3 リードコマンド>図6は、リングバッファから履歴情報を読み出すためのリードコマンドの実行処理(図3のステップS20)の手順を示すフローチャートである。この場合、リードコマンドにおいて読出対象のページとしてリングバッファに対するリードポインタが指定される。制御回路16は、リードコマンドを認識すると、まず、そのリードコマンドで指定されたページ値であるリードポインタを制御回路16に設けられたPAレジスタに設定し(ステップS130)、このPAレジスタの値を用いて、メモリ18からデータを読み出すためのアドレスを生成する(ステップS132)。次に、このアドレスを用いて、メモリ18におけるリングバッファから履歴情報を読み出す(ステップS134)。そして、読み出した履歴情報をリーダライタ200に向けて送信する(ステップS136)。これにより、リードコマンドの実行が終了する。

【0033】<1.5 制御回路の他の構成>上述の動作を行う本実施形態の制御回路16は、CPUと所定のプログラム等を格納するメモリから構成されており、CPUがプログラムを実行することにより、コラムリードコマンドに対する上述の動作を含む、メモリ18および入出力回路14に対する制御動作が実現される。しかし、以上の説明からわかるように、制御回路16が実現すべき機能は、リーダライタ200から発行されるコマンドの解釈と、そのコマンドに従って、メモリ16へのアクセスのためのアドレスを生成したり、メモリ16および入出力回路14に所望の動作をさせるための制御信号を生成したりすることであり、これらの機能は、ハードウェアによっても容易に実現できる。したがって、現時点で入手可能なCPUチップのコストや消費電力等と制御回路16に要求される機能や性能とを比較考量し、CPUによる実現に代えて専用のハードウェアで制御回路16を実現してもよい。

【0034】<1.6 効果>以上において説明した本実施の形態のICカード100によれば、リーダライタ200は、コラムリードコマンドを発行することにより、バッファ領域の各ページのステータス情報を1度に得ることができ、これから最新書込ページを検出することができる。そして、検出した最新書込ページからバッファ領域に対するライトポインタおよびリードポインタを獲得し、これを用いてライトコマンドやリードコマンドを発行することにより、ICカード内のバッファ領域をリングバッファとしてアクセスすることができる。したがって、最新書込ページを検出するためにバッファ領

域の全ページを読み出していた従来例や、最新書込ページを示すポインタをEEPROM(図1におけるメモリ18に相当)に格納していた従来例に比べ、リングバッファに対する履歴情報の読み出しや書き込みが高速化される。

【0035】なお上記では非接触型のICカードを例にとって説明したが、接触型のICカードにおいても、受信手段や送信手段など、リーダライタ200とのインタフェースが異なるが、上記と同様にしてコラムリードコマンドを実現することが可能であり、同様の効果が得られる。

【0036】<1.7 変形例>上記実施の形態1のICカード100は、読み出し/書き込み機能しか有していないが、制御回路16がCPUを用いて実現されている場合には、CPUにより、バッファ領域内の最新書込ページを検出し、リードポインタおよびライトポインタをICカード100内(制御回路16内)で保持することも可能である。この場合、リーダライタ200は、リードポインタを指定せずにリードコマンドを発行し、また、ライトコマンドを指定せずにライトコマンドを発行することにより、ICカード100内のバッファ領域をリングバッファとして使用することができる。また、この場合、ICカード100は、動作エリア内に入って電源供給が開始されてからリーダライタ200よりリードコマンドまたはライトコマンドが発行されるまでに、最新書込ページを検出してリードポインタおよびライトポインタを設定することが望ましい。非接触型ICカード等のようにアナログ回路を含むICカードの場合には、特に、このような構成が有効である。非接触型のICカードでは、電源供給が開始されデジタル回路が動作可能となってもアナログ回路の動作が安定するまで待機する必要があり、この待機期間にデジタル回路によりリードポインタおよびライトポインタの設定を行えば、時間を有効に利用でき、結果として、ICカードにおけるリングバッファに対する読み出しや書き込みが実質的に高速化されることになるからである。

【0037】実施の形態2.

<2.1 全体の構成および動作>次に、本発明の実施の形態2であるICカードについて説明する。このICカードの概略構成は実施の形態1と同様であって図1に示す通りであり、本実施形態についても図1を参照しつつ説明する。

【0038】本実施の形態のICカード100では、図7に示すように、メモリ18内のリングバッファとして使用するバッファ領域を構成する各ページは、1ビットのステータス情報(以下「ステータスビット」という)を格納するためのステータス領域a1と、履歴情報を格納するためのデータ領域a2から成る。そしてステータスビットの設定はICカード100内において制御回路16により行われ、このバッファ領域をリングバッファ

として使用するためのリードポインタおよびライトポインタの設定も制御回路16により行われる。本実施の形態の制御回路16の構成も実施の形態1と同様であって、CPUと所定のプログラム等を格納するメモリから構成されており、CPUがそのプログラムを実行することによりメモリ18や入出力回路14に対する制御動作が実現される。

【0039】<2.2 要部の詳細動作>本実施の形態ではバッファ領域における各ページのステータスビットは「0」に予め初期化されており、リーダライタ200からライトコマンドを受け取って履歴情報がバッファ領域に書き込まれるときに、その履歴情報が書き込まれるページのステータスビットが反転される(これがステータス情報の更新に相当する)。すなわち、或るページのデータ領域a2に最初に履歴情報が書き込まれると、そのページのステータスビットは「1」に設定され、その後、履歴情報の書き込みが続きリングバッファを一巡して再びそのページに履歴情報が書き込まれると、そのページのステータスビットは「0」に設定される。本実施の形態では、ICカード内において制御回路16が、上記のように設定される各ページのステータスビットを参照して最新書込ページを検出し、検出した最新書込ページに基づきバッファ領域に対するリードポインタおよびライトポインタを制御回路16内に設定し保持する。前述のように、本実施の形態のような非接触のICカードの場合には、ICカードが動作エリアに入って電源の供給が開始されてからリーダライタ200よりリードコマンドまたはライトコマンドが発行されるまでに、リードポインタおよびライトポインタを設定することが望ましい。そこで本実施形態では、ICカード100に電源の供給が開始された後、制御回路16が図8のフローチャートに示すように動作することにより、リードポインタおよびライトポインタが設定される。

【0040】すなわち、まずリングバッファとして使用するバッファ領域の先頭ページであるページ1のステータスビットを読み出してこれをSTAaとする(ステップS30)。次にページ番号を示す変数kを2とした後(ステップS32)、ページkのステータスビットを読み出してこれをSTAbとする。そして、連続する2つのページのステータスビットであるSTAaとSTAbが等しいか否かを判定する(ステップS36)。STAaとSTAbが等しければステップS38へ進み、ページkは、リングバッファとして使用するバッファ領域の最後のページか否かを判定する。その結果、最後のページでなければ、kの値を1だけインクリメントし(ステップS40)、STAaの値をSTAbの値で置き換えた後(ステップS42)、ステップS34へ戻る。以降、連続する2つのページのステータスビットであるSTAaとSTAbが等しく、かつページkが前記バッファ領域の最後のページでない限り、ステップS34→S

36→S38→S40→S42というループが繰り返し実行される。

【0041】このループの実行中に、STA aとSTA bが異なればステップS44へ進む。この場合、ステータスビットSTA aを含むページk-1が最新書込ページであるので、リードポインタRptrをk-1に設定し、ライトポインタWptrをkに設定する(図7(a)参照)。

【0042】上記ループの実行中に、ステップS38においてページkが最後のページであると判定された場合、すなわち、前記バッファ領域の全てのページのステータスビットが同一の場合は、ステップS46へ進む。この場合、リードポインタRptrをkに設定し、ライトポインタWptrを1に設定する(図7(b)参照)。

【0043】<2.3 効果>以上のように本実施形態によれば、各ページに設けられた1ビットのステータスで最新書込ページが検出されるため、メモリ容量が少なく済む。また、ライトポインタとリードポインタの設定処理を行う制御回路16は、CPUとそのCPUが実行するプログラムを格納するためのメモリなどから構成されているが、上記設定処理を専用のハードウェアにより実現することもできる。この場合、各ページに設けられた1ビットのステータスで最新書込ページが検出されることから、その専用ハードウェアの構成が簡単になるという利点がある。

【0044】<2.4 その他>なお本実施形態におけるライトコマンドおよびリードコマンドの実行処理は、実施形態1の場合と基本的に同様である(図5および図6参照)。ただし本実施形態では、リングバッファに対し履歴情報の書き込みまたは読み出しを行う場合には、その書き込みまたは読み出しの対象となるページは、ライトコマンドまたはリードコマンドによっては指定されず、ICカード100の制御回路16内に格納されているライトポインタまたはリードポインタによって指定される。したがって、この場合、メモリ18にアクセスするためのアドレスの生成にはPAレジスタは使用されず、ライトポインタまたはリードポインタが使用される

【0045】実施の形態3.

<3.1 全体の構成および動作>次に、本発明の実施の形態3であるICカードについて説明する。このICカードは、メモリ18内のリングバッファとして使用するバッファ領域の各ページのステータスビットは3ビットから成り、ライトポインタ及びリードポインタの設定のために最新書込ページを検出する際に多数決処理を行う点が上記実施の形態2と相違し、他の点については、上記実施の形態2と同様である。そこで、以下では、本実施形態におけるライトポインタおよびリードポインタの設定のための制御回路16の動作についてのみ、図11のフローチャートを参照しつつ説明する。

【0046】<3.2 要部の詳細動作>図11のフロ

ーチャートは、実施の形態2における図8のフローチャートに対応するものである。両フローチャートを比較すればわかるように、連続する2つのページのステータスビットを示すSTA aとSTA bを設定する際に、本実施形態では、多数決処理後の値(3ビット値)を設定し(ステップS50、S54)、その多数決処理後の3ビットのステータスビットSTA aとSTA bを比較することにより最新書込ページを検出している(ステップS36)。

【0047】本実施形態におけるリングバッファとして使用するバッファ領域の各ページのステータスビットは「000」か「111」のいずれかの値であり、ページに書込を行う毎にそのページのステータスビットの値はこの2つの間で交互に切り替わる。ところが、メモリ18への書込エラー等によりこれらの2種類以外の値がステータスビットとして書き込まれる場合があり、例えば図9(a)に示すようになる場合がある。本実施の形態によれば、このような場合であっても、多数決処理後のステータスビットを用いて最新書込ページが検出される。すなわち「101」は「111」として、「001」は「000」として最新書込ページが検出され、その結果に応じてライトポインタWptrおよびリードポインタRptrが設定される(図9(b)参照)。したがって、或る程度のメモリ書込エラー等が発生してもライトポインタWptrおよびリードポインタRptrが正しく設定され、リングバッファに対する書き込みや読み出しの動作の信頼性が向上する。

【0048】実施の形態4.

<4.1 全体の構成および動作>次に、本発明の実施の形態4であるICカードについて説明する。このICカードは、メモリ18内のリングバッファとして使用するバッファ領域の各ページにおけるステータス領域a1が1バイトで構成され、図10に示すように、そのうち3ビットの領域には上記実施の形態3と同様にステータスビットが格納されるが、残りの5ビットの領域には書込確認データが格納される。すなわち、リングバッファへの書き込みを行う毎に、その書き込み対象のページに予め決められた5ビットデータ(例えば「10101」という固定ビットパターン)を書込確認データとして書き込んでおき、その後、リングバッファにおける最新書込ページの検出に基づくライトポインタやリードポインタの設定の際や、リングバッファからのデータの読み出しの際などに、リングバッファの各ページや読出対象ページの書込確認データを読み出し、読み出した書込確認データに基づきそのページに書き込まれているデータ(履歴情報)が正しいか否かを判断する。

【0049】本実施形態のICカードのハードウェア構成や各コマンドの実行処理などは、基本的には上記実施の形態3と同様である(図1、図9、図11参照)。しかし、本実施形態では、書込確認データの導入による上

10

20

30

40

50

記特徴から、リングバッファのライトポインタおよびリードポインタの設定のための制御回路 16 の動作などが若干相違する。以下、この相違点を中心に本実施形態の IC カードの動作を説明する。

【0050】<4.2 要部の詳細動作>

<4.2.1 ポインタの設定>本実施形態におけるリングバッファのライトポインタおよびリードポインタの設定のための処理では、上記実施の形態 3 と同様、3 ビットのステータスビットを用いて多数決処理を利用しつつ最新書込ページを検出する（図 11 のステップ S 50 ～ S 62 参照）。しかし、検出された最新書込ページに基づいてリードポインタ Rptr およびライトポインタ Wptr を設定するための処理内容が相違する。すなわち、図 11 におけるステップ S 64 の代わりに図 12 (a) に示す処理（以下「ポインタ設定処理 A」という）が行われ、図 11 におけるステップ S 66 の代わりに図 12

(b) に示す処理（以下「ポインタ設定処理 B」という）が行われる。

【0051】図 12 (a) のポインタ設定処理 A は、リングバッファにおいて連続する 2 つのページであるページ k-1 と k とでステータスビットの値（多数決処理後の値）が相違する場合の処理である。この場合、ページ k-1 におけるステータス領域 a1 から書込確認データを読み出し（ステップ S 150）、読み出した書込確認データが予め決められた値に等しいか否かを判定する（ステップ S 152）。その結果、予め決められた値に等しければ、そのページ k-1 には正しくデータが書き込まれているとし、ページ k-1 が最新書込ページであるとして、リードポインタ Rptr を k-1 に設定し、ライトポインタ Wptr を k に設定する（ステップ S 160）。

【0052】ステップ S 152 において、ページ k-1 から読み出した書込確認データが予め決められた値に等しくないと判定された場合は、そのページ k-1 にデータが正しく書き込まれていないものと判断する。この場合、ページ k-1 の一つ前のページが最新書込ページであるとしてポインタの設定を行う。すなわち、この場合、ステップ S 154 へ進んでページ番号 k が 2 か否かを判定し（ステップ S 154）、k が 2 でなければ、ページ k-2 が最新書込ページであるとして、リードポインタ Rptr を k-2 に設定し、ライトポインタ Wptr を k-1 に設定する（ステップ S 162）。k が 2 であれば、バッファ領域の最終ページ N を最新書込ページであるとして、リードポインタ Rptr を最終ページ N に設定し、ライトポインタ Wptr を 1 に設定する（ステップ S 156）。

【0053】図 12 (b) のポインタ設定処理 B は、リングバッファにおける各ページのステータスビットの値（多数決処理後の値）が全て同一である場合の処理である。この場合、ページ k すなわち最終ページ N における

ステータス領域 a1 から書込確認データを読み出し（ステップ S 170）、読み出した書込確認データが予め決められた値に等しいか否かを判定する（ステップ S 172）。その結果、予め決められた値に等しければ、そのページ k には正しくデータが書き込まれているとする。この場合、リングバッファの全てのページのステータスビットが同一の値であって、そのページ k が最新書込ページであるとして、リードポインタ Rptr を k（最終ページ N）に設定し、ライトポインタ Wptr を 1 に設定する（ステップ S 176）。

【0054】ステップ S 172 において、ページ k から読み出した書込確認データが予め決められた値に等しくないと判定された場合は、そのページ k（最終ページ N）にデータが正しく書き込まれていないと判断する。この場合は、ページ k の一つ前のページ k-1 が最新書込ページであるとして、リードポインタ Rptr を k-1 に設定し、ライトポインタ Wptr を k に設定する（ステップ S 174）。

【0055】<4.2.2 ライトコマンド実行処理>図 13 は、本実施形態において、リングバッファに履歴情報を書き込むためのライトコマンドの実行処理（図 3 のステップ S 18）の手順を示すフローチャートである。この場合、上記のポインタ設定処理（図 12 等）により得られるリードポインタ Rptr およびライトポインタ Wptr を予め制御回路 16 が保持しており、ライトコマンドでは書込対象のページは指定されず、履歴情報が書込データとしてライトコマンドと共にリーダーライタ 200 から送られてくる。制御回路 16 は、ライトコマンドを認識すると、制御回路 16 内に保持されたリードポインタ Rptr およびライトポインタ Wptr を用いて、メモリ 18 に対する読み出しおよび書き込みを行うためのアドレスを生成する（ステップ S 220）。次に、生成されたアドレスを用いて、リードポインタ Rptr の指すページのステータスビットを読み出した後（ステップ S 222）、ライトコマンドとともにリーダーライタ 200 から送られた履歴情報をメモリ 18 におけるリングバッファに書き込む（ステップ S 224）。このとき、EEPROM であるメモリ 18 に対して、その履歴情報を含む 1 ページ分のデータが書き込まれ、そのページのステータス領域 a1 には、ステータスビットとしてステップ S 222 で読み出したステータスビットの値が書き込まれる。ただし、全ページのステータスビットが同じ場合（図 7 (b) に示すようにリードポインタ Rptr がバッファ領域の最後のページを指している場合には、ステップ S 222 で読み出したステータスビットの反転値が書き込まれる。このような書き込みにより、ライトポインタ Wptr が指すページのステータスビットの値が反転することになる。また、ライトポインタ Wptr の指すページのステータス領域 a1 には、書込確認データとして予め決められたデータ（例えば「10101」という固

定ビットパターン)が書き込まれる。以上により、ライトポインタWptrが指すページのステータスビットが更新されたことになるとともに、後で、このページの今回の書き込みが正しくなされたか否かのチェックが可能となる。ライトポインタWptrの指すページへの書き込みが終了すると、このライトコマンドに対するレスポンスをリーダーライタ200に向けて送信し(ステップS226)。これにより、ライトコマンドの実行が終了する。

【0056】<4.2.3 リードコマンド実行処理>図14は、リングバッファから履歴情報を読み出すためのリードコマンドの実行処理(図3のステップS20)の手順を示すフローチャートである。この場合、上記のポインタ設定処理(図12等)により得られるリードポインタRptrを予め制御回路16が保持しており、リードコマンドでは読出対象のページは指定されない。制御回路16は、リードコマンドを認識すると、制御回路16内に保持されたリードポインタRptrを用いて、メモリ18からデータを読み出すためのアドレスを生成する(ステップS230)。次に、このアドレスを用いて、メモリ18におけるリングバッファから履歴情報を読み出す(ステップS232)。そして、読み出した履歴情報をリーダーライタ200に向けて送信する(ステップS234)。これにより、リードコマンドの実行が終了する。

【0057】<4.3 効果>本実施形態によれば、ICカード100のリングバッファへ履歴情報を書き込む毎に書込確認データも書き込まれる(図13のステップS224参照)。その後にリングバッファに対する読み出しまたは書き込みを行うためにICカードが動作エリアに入ってライトポインタWptrおよびリードポインタRptrを設定する際に、最新書込ページとして検出されたページの書込確認データがチェックされる。このチェックにより、そのページへの書き込みが正しく行われていたか否かが調べられ(図12のステップS152、S172参照)、正しく書き込みが行われていなかった場合には、そのページの一つ前のページが最新書込ページであるとして、リングバッファのライトポインタWptrおよびリードポインタRptrが設定される(図12のステップS156、S162、S174、S176)。したがって、例えば、データの書込途中のICカードが動作エリアから外れた場合、そのデータの書込が正しく行われないことになるが、上記の書込確認データを利用したポインタ設定処理(図12)において、このようなICカードへの書込不良のページが認識され、その書込不良のデータを除去した形でリングバッファのライトポインタWptrおよびリードポインタRptrが設定される。その結果、その後のリングバッファへのアクセスは正しく行われることになる。

【0058】なお、上記実施例では、リードコマンドの実行処理(図14)の前に必ずリングバッファのポイン

タ設定処理(図12)が実行される場合を想定しているため、リングバッファからの読み出しにおいて書込確認データのチェックを行う必要はない。しかし、上記以外の場合を考慮して、リードコマンドの実行処理においても、書込確認データのチェックにより、読出対象のページの履歴情報などが正しく書き込まれていたか否かを判定するようにしてもよい。

【0059】<4.4 変形例>上記実施の形態4では、予め決められた固定のビットパターンを書込確認データとして使用するものとし、書込確認データはそれが格納されるページのステータス情報以外のデータとは無関係であるが、そのページのステータス情報以外の他のデータ(履歴情報など)と関連づけたもの、例えば誤り検出コード等を書込確認データとしてもよい。

【0060】また上記実施の形態4では、各ページにおける1バイトのステータス領域a1のうち3ビットのステータスビットを除いた5ビットを書込確認データのための領域としているが(図10参照)、ステータス領域a1を1バイトまたはそれ以上拡張し(メモリ18へのアクセスの都合上、拡張バイト数は整数バイトとするのが好ましい)、拡張した領域をも書込確認データの格納領域としてもよい。このようにして書込確認データのビット数を増やすと、前述の書込不良をより正確に検出し、その検出結果に基づいて書込不良に対する対処が可能であるため、ICカードにおけるリングバッファに対する書き込みや読み出しの動作の信頼性を更に向上させることができる。

【0061】

【発明の効果】本発明に係る第1のICカードによれば、リングバッファとして使用される記憶領域を構成する各ページにはそのページへのデータ領域への書込を示すステータス情報が格納され、外部のデータ読出/書込装置から所定のコマンドが発行されると、上記記憶領域の各ページのステータス情報が読み出され、データ読出/書込装置に送られる。したがって、データ読出/書込装置は、所定のコマンドを1回発行するだけで、ICカードにおいて実現されているリングバッファの全ページのステータス情報を得て、これに基づき最新書込ページを検出し、この最新書込ページからリングバッファに対するライトポインタ及びリードポインタを獲得することができる。よって、最新書込ページを検出するためにバッファ領域の全ページを読み出していた従来例や、最新書込ページを示すポインタをEEPROM(不揮発性メモリ)に格納していた従来例に比べ、リングバッファに対する読み出しや書き込みが高速化される。なお、最新書込ページを示すポインタをEEPROMに格納していた従来例では、ポインタ領域の書き換えの回数が多いことによるEEPROMの劣化が問題となるが、本ICカードによればそのような問題も解消される。

【0062】本発明に係る第2のICカードによれば、

リングバッファとして使用される記憶領域を構成する各ページのステータス領域に格納されるステータス情報は予め同一の値に初期化されており、リングバッファに対して書き込みが行われると、その書き込み対象のページのステータス情報を構成するビットの値が反転される。そして、このような各ページのステータス情報を順次読み出し、連続する2つのページのステータス情報を比較することにより、リングバッファにおける最新書込ページが検出され、その最新書込ページに基づいてリングバッファに対する読み出しや書き込みが行われる。したがって、本ICカードによれば、ICカード内においてリングバッファに対するライトポインタおよびリードポインタを短時間で獲得することができ、上記第1のICカードと同様、最新書込ページを検出するためにバッファ領域の全ページを読み出していた従来例や、最新書込ページを示すポインタをEEPROMに格納していた従来例に比べ、リングバッファに対する読み出しや書き込みが高速化される。

【0063】本発明に係る第3のICカードによれば、上記第2のICカードと同様の動作が行われるが、リングバッファの各ページのステータス情報が1ビットで構成されるため、ICカード内のメモリが効率よく利用され、メモリ容量の低減に寄与する。また、そのステータス情報からリングバッファにおける最新書込ページを検出するためのハードウェア量も低減される。

【0064】本発明に係る第4のICカードによれば、上記第2のICカードの構成において、ステータス情報が奇数個のビットから成り、その奇数個のビットが全て同一値となるように初期化され、通常、リングバッファへの書き込みに伴うステータス情報の更新後においてもそのステータス情報を構成するビットは全て同一値となるが、リングバッファの最新書込ページを検出する際には、各ページから読み出されたステータス情報に対する多数決演算後の値が使用される。したがって、メモリへの書き込みエラー等により各ステータス情報を構成するビットが全て同一でなくても、各ステータス情報のビット数の過半数が同一の値であれば、最新書込ページが正しく検出される。これにより、リングバッファに対する読み出しおよび書き込みの信頼性が向上する。

【0065】本発明に係る第5のICカードによれば、そのICカードに電源供給が開始された後、データ読出／書込装置からコマンドを受け取る前に、リングバッファに対する読み出し位置を示すページ値（リードポインタ）および書き込み位置を示すページ値（ライトポインタ）が得られる。したがって、非接触ICカードのようにアナログ回路を有するICカードの場合には、電源供給開始後そのアナログ回路の動作が安定するまでの間の待機時間を利用して、デジタル回路によりリードポインタおよびライトポインタが設定されることになる。これにより時間が有効利用され、結果として、ICカードの

リングバッファに対する読み出しや書き込みが実質的に高速化されることになる。

【0066】本発明に係る第6のICカードによれば、上記第2ないし第4のICカードのいずれかのICカードにおいて、電源供給が開始された後、データ読出／書込装置からコマンドを受け取る前に、リングバッファにおける最新書込ページが検出され、その後に、この最新書込ページに基づいてリングバッファに対する読み出しまたは書き込みが行われる。したがって、上記第5のICカードと同様、非接触ICカードのようにアナログ回路を有するICカードの場合には、電源供給開始後そのアナログ回路の動作が安定するまでの間の待機時間を利用して、デジタル回路により最新書込ページが検出され、これにより、ICカードのリングバッファに対する読み出しや書き込みが実質的に高速化される。

【0067】本発明に係る第7のICカードによれば、リングバッファの各ページのステータス領域の中にステータス情報の他に書込確認データを格納するための領域が設けられ、リングバッファへの書込時にここに格納される書込確認データにより、リングバッファへの書込が正しく行われたか否かを判定することができる。この判定結果に基づき書き込み不良に対処できるため、リングバッファに対する読み出しや書き込みの信頼性を向上させることができる。

【0068】本発明に係る第8のICカードによれば、上記第7のICカードと同様の書込確認データが導入されており、リングバッファの各ページのステータス情報を順次読み出すことにより最新書込ページが検出されたとき、その最新書込ページのデータが正しく書き込まれていなかった場合は、その最新書込ページの書込確認データに基づき、その最新書込ページの直前のページが改めて最新書込ページとされる。これにより、書き込み不良のページを除去した形で、その後のリングバッファへのアクセスを正しく行うことができる。

【図面の簡単な説明】

【図1】 本発明の実施の形態1であるICカードの概略構成を示すブロック図。

【図2】 リングバッファとして使用するバッファ領域の構成を示す図。

【図3】 前記実施の形態1における全体動作を示すフローチャート。

【図4】 前記実施の形態1におけるコラムリードコマンドの実行を示すフローチャート。

【図5】 前記実施の形態1におけるライトコマンドの実行を示すフローチャート。

【図6】 前記実施の形態1におけるリードコマンドの実行を示すフローチャート。

【図7】 本発明の実施の形態2におけるバッファ領域の構成を示す図。

【図8】 前記実施の形態2におけるリードポインタR

ptrおよびライトポインタWptrの設定を示すフローチャート。

【図 9】 本発明の実施の形態 3 におけるバッファ領域の構成を示す図。

【図 10】 本発明の実施の形態 4 におけるステータス領域の構成を示す図。

【図 11】 前記実施の形態 3 におけるリードポインタ Rptrおよびライトポインタ Wptrの設定を示すフローチャート。

【図 12】 前記実施の形態 4 におけるリードポインタ Rptrおよびライトポインタ Wptrの設定の要部を示すフローチャート。

【図 13】 前記実施の形態 4 におけるライトコマンド

の実行を示すフローチャート。

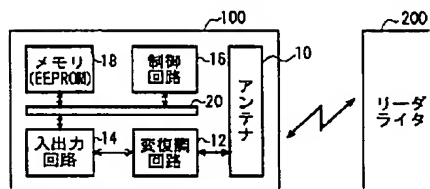
【図 14】 前記実施の形態 4 におけるリードコマンドの実行を示すフローチャート。

【図 15】 ICカードにおけるリングバッファの実現を説明するための図。

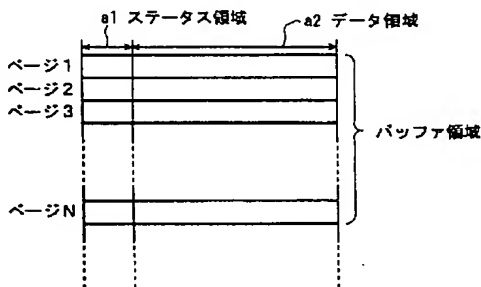
【符号の説明】

1 0 0 … ICカード
2 0 0 … リーダライタ
1 0 … アンテナ
1 2 … 変復調回路
1 4 … 入出力回路
1 6 … 制御回路
1 8 … メモリ (EEPROM)

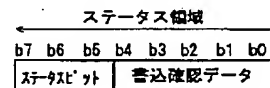
【図 1】



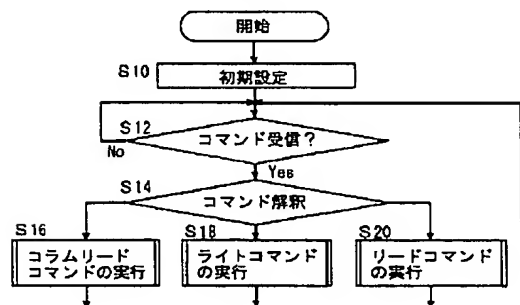
【図 2】



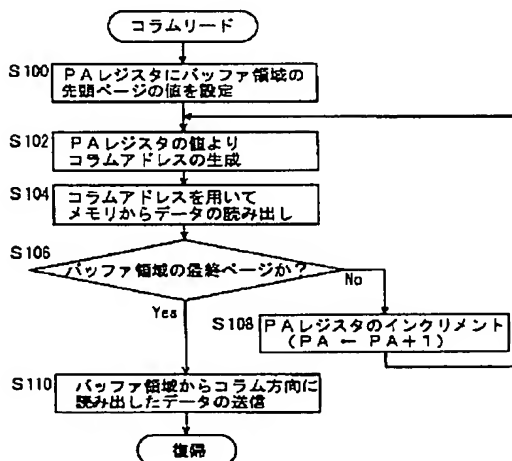
【図 10】



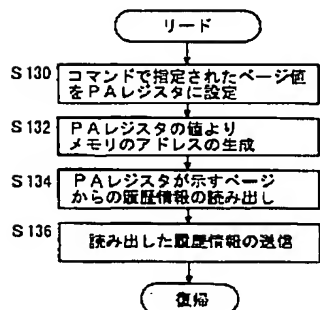
【図 3】



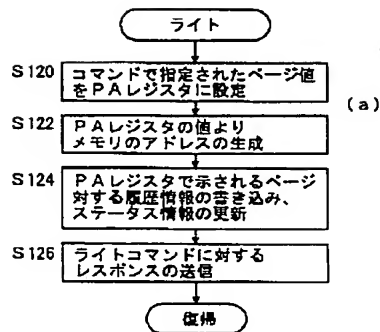
【図 4】



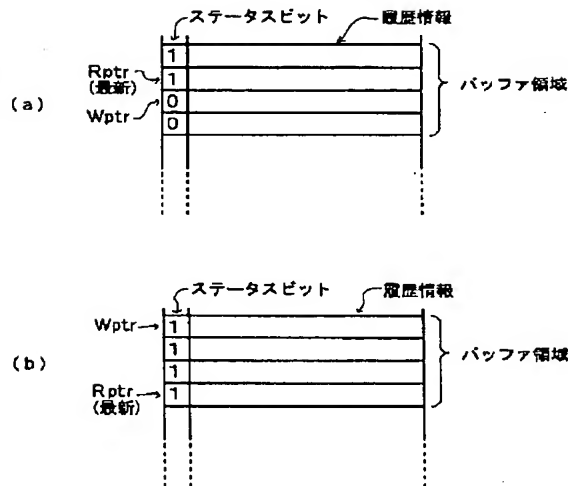
【図 6】



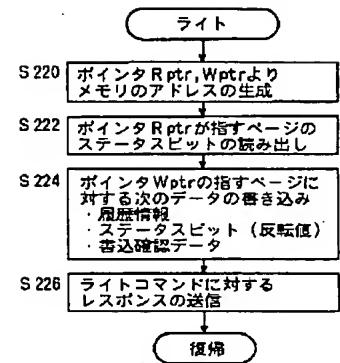
【図 5】



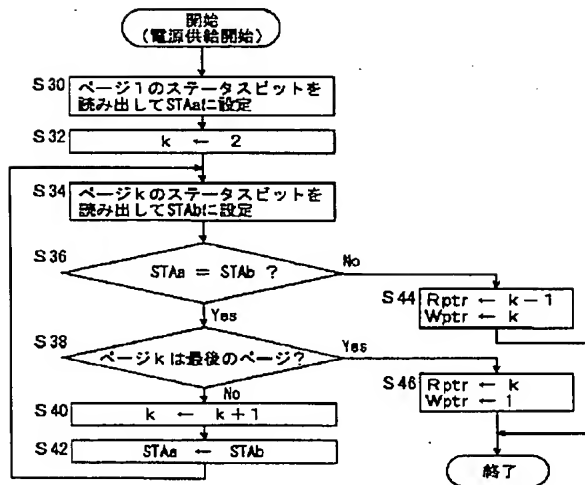
【図 7】



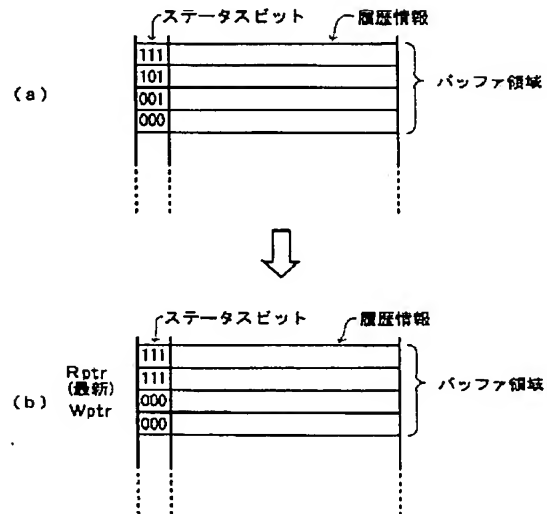
【図 13】



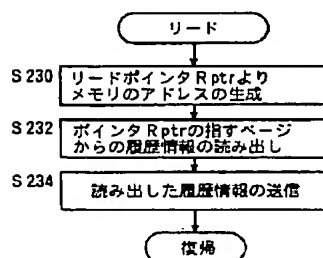
【図 8】



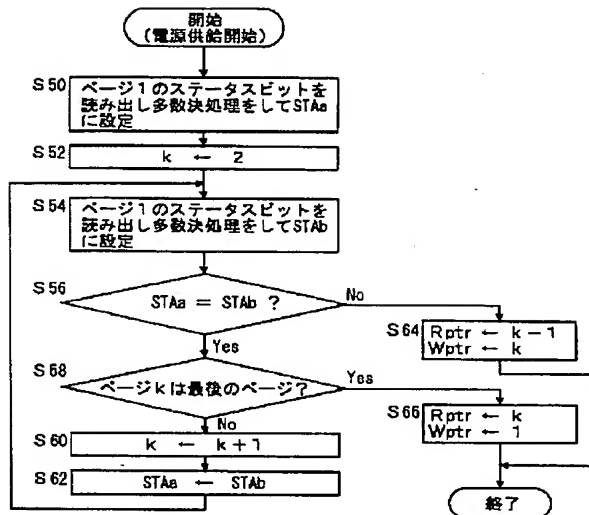
【図 9】



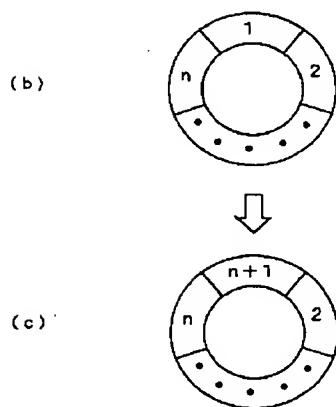
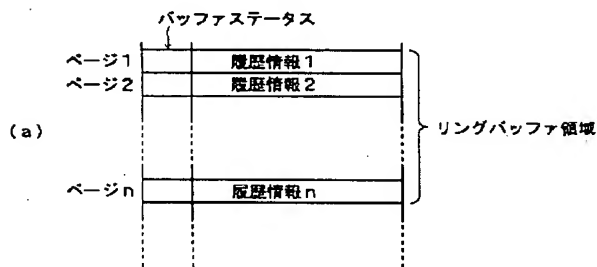
【図 14】



【図 1 1】



【図 1 5】



【図 1 2】

